

# Implementarea unui sistem multiprocesor cu memorie comună

Deoarece există foarte multe modalități de a construi un set de instrucțiuni care să stea la baza unui procesor, trebuie să știm de la bun început care este scopul acestuia. În cazul sistemului implementat, scopul fiecărui procesor este de a citi din memorie două valori, de a le compara și de a le scrie în memorie în ordine crescătoare. Pe lângă acestea, un procesor trebuie să citească toate valorile unui vector din memorie, iar sistemul trebuie să se ocupe de afișarea acestora. Acest lucru este făcut de două ori;

- înainte de a începe prelucrarea elementelor vectorului;
- după prelucrarea datelor.

Pe baza acestui scenariu s-a construit un procesor care prelucrează date pe 16 biți cu ajutorul unui set de 16 instrucțiuni cu lungime fixă, fiecare având codificarea pe 16 biți.

Sistemul multiprocesor este alcătuit din 4 procesoare identice, o memorie comună de 65536 de locații, fiecare locație având 16 biți, un controler pentru memorie(MC), un modul de găsimă a celui mai prioritar procesor și un modul de printare. Fiecare procesor deține un semnal prin care informează celelalte procesoare că a terminat execuția instrucțiunilor. Acest semnal este singura conexiune directă între procesoare, transmiterea de date dintre acestea făcându-se doar prin intermediul memoriei comune.

Pentru a accesa memoria, un procesor trebuie să trimită o cerere către controlerul de memorie. Această cerere trebuie să fie însoțită de un semnal de citire/scriere, o adresă pentru data (sau instrucțiunea) ce se dorește a fi citită sau scrisă (doar pentru date), o dată în cazul în care se dorește o scriere în memorie și un semnal prin care informează controlerul că se citește o dată, aceasta urmând a fi printată. MC primește pe canale diferite cereri de la fiecare procesor. Acesta preia cererea de la cel mai prioritar procesor și accesează memoria corespunzător. La finalizarea scrierii/ citirii MC informează procesorul în cauză că operațiunea a fost încheiată, iar, dacă este cazul, data a fost trimisă.

Proiectul este implementat pe o placă de dezvoltare Basys 3 Artix-7 FPGA. Fiecare procesor dispune de propriul led pentru a arăta funcționarea acestuia. La activarea semnalului en (specifică dacă procesorul este activ sau nu) se aprinde ledul corespunzător, iar la en = 0, acesta se stinge. Dacă un procesor citește date din memorie, MC printează aceste date pe display 7 segmente de care dispune placa.